

Metody připojování periférií

BI-MPP

Přednáška 6

Ing. Miroslav Skrbek, Ph.D.

Katedra číslicového návrhu

Fakulta informačních technologií

České vysoké učení technické v Praze

Miroslav Skrbek ©2010-2021

ZS2021/22



Evropský sociální fond
Praha & EU: Investujeme do vaší budoucnosti

Agenda

- ATA
- SATA
- SATA AHCI
- IEEE1394 FireWire
- LPC

Literatura

- Gook, M.: Hardwarová rozhraní – Průvodce programátora. Computer Press, Brno 2006. ISBN 80-251-1019-2
- IEEE Standard for a High-Performance Serial Bus. IEEE Computer Society
- Serial Bus Protocol 2 (SBP-2). T10 Project 1155D, Revision 4, May 19, 1998
- Intel® Low Pin Count (LPC) Interface Specification. Intel Corporation. Revision 1.1, August 2002

ATA

- Paralelní rozhraní disků
- Vychází ze sběrnice ISA (podmnožina signálů, stejné časování)
- Postupně zrychlen přenos dat při DMA
- Signály
 - D0-15 data
 - A0-2 adresa
 - CS0 a CS1 výběr rozsahu adres pro blok příkazových registrů (1F0h-1FFh) a blok řídicích registrů (3F0h-3FFh)
 - IOW#, IOR# - řídicí signály pro zápis a čtení
 - INTRQ – žádost o přerušení
 - DMARQ – žádost o DMA
 - DMACK – potvrzení žádosti o přerušení
 - DASP – indikace přítomnosti disku slave
 - CSEL – adresace disku master/slave
 - PDIAG – indikace dokončení interní diagnostiky
 - RESET# - reset disku (= RESET počítače)
 - IOCS16 – řídicí signál indikující 16-bitové přenosy dat
 - IORDY – indikace připravenosti dat

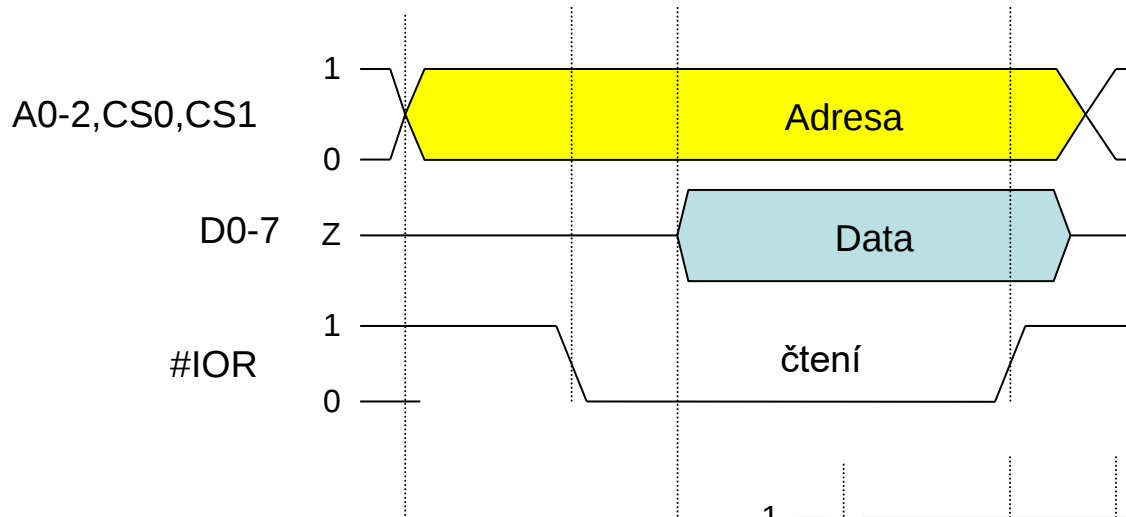
Příklad: Ovládání disku (PIO mód)

1F0h	Datový registr (DR)				
1F1h	Registr vlastností (FR)				
1F2h	Počet sektorů (SC)				
1F3h	LBA(0-7)				
1F4h	LBA(8-15)				
1F5h	LBA(16-23)				
1F6h	1	L	1	D	LBA(24-27)
1F7h	Příkaz/Stav				

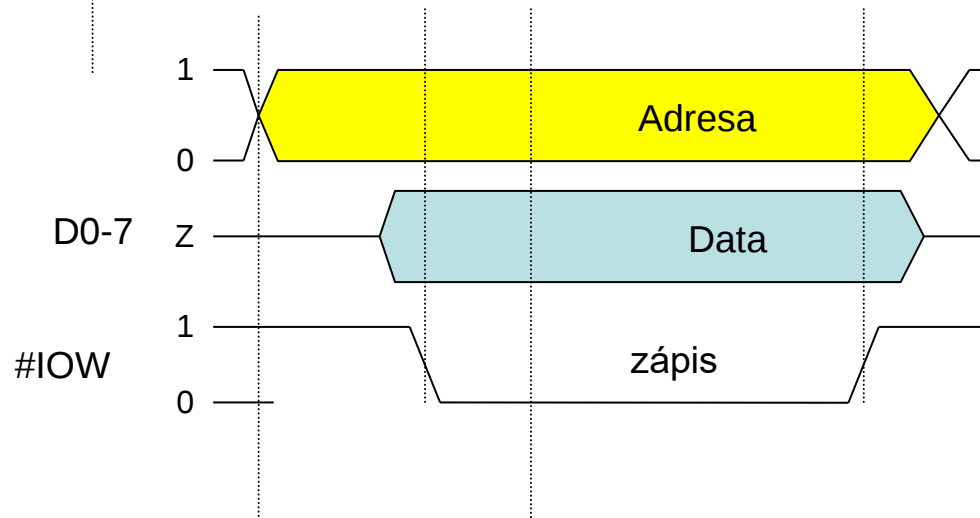
Postup:

1. Bit D nastavíme dle toho, zda chceme pracovat s diskem master nebo slave. S tímto je nutno začít !
2. Zapišeme počet sektorů, které chceme číst do SC
3. Zapišeme adresu sektoru do všech LBA polí a nastavíme bit L na jedničku (LBA mód). Bit D musí zůstat nezměněn.
4. Zapišeme příkaz do registru Příkaz
5. Opakovaně čteme registr stav a testujeme bit 7 dokud není nulový.
6. V cyklu šestnáctibitovým čtením přečteme obsah sektoru (256 čtecích cyklů)

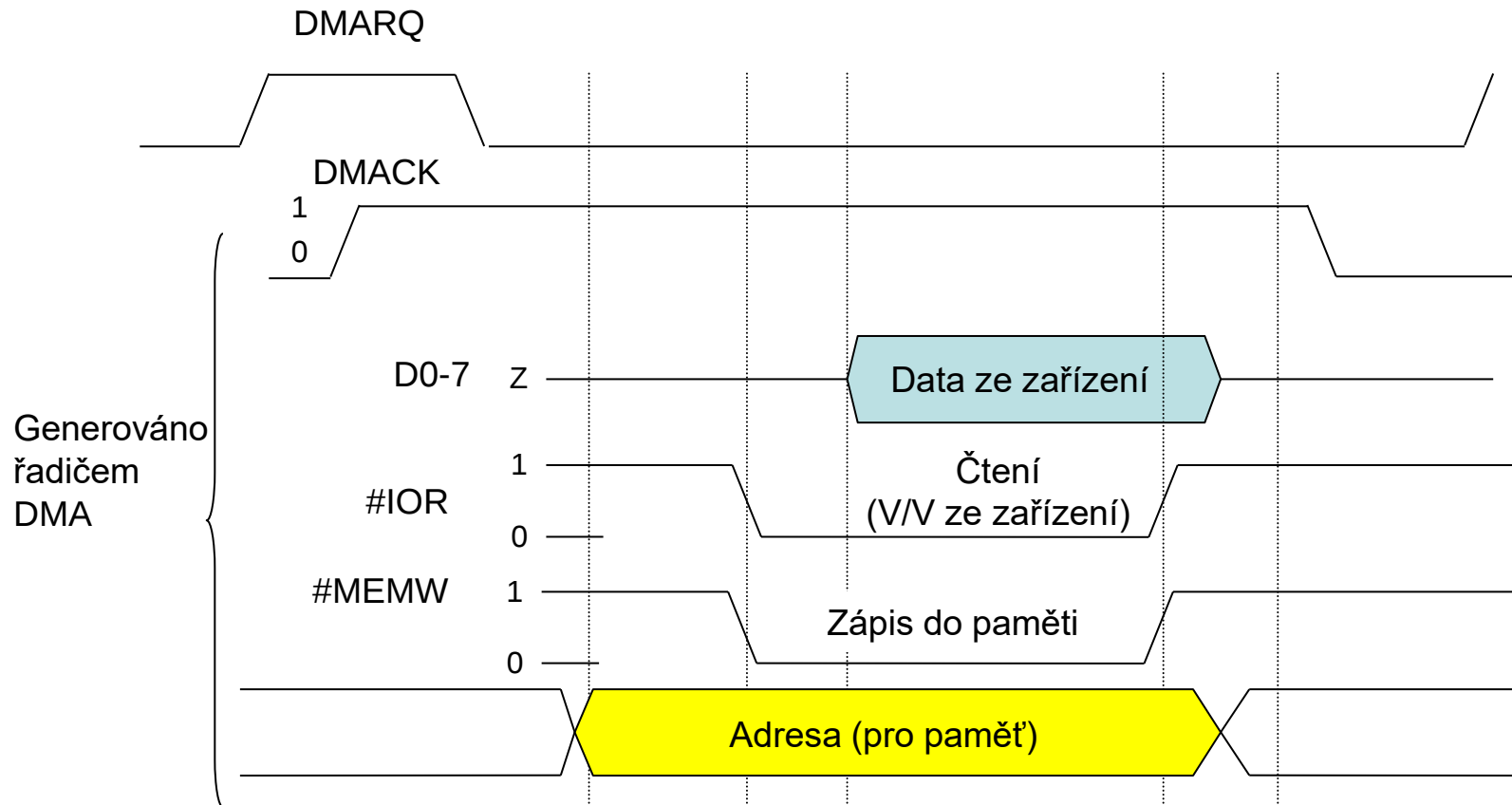
ATA časování



Časování vychází z
časování sběrnice
ISA, která byla
systémovou sběrnicí
počítačů PC AT



ATA DMA



ATA – příkazový blok

Adresa	Čtení (byte)	Zápis (byte)
Báze+0	Data	Data
Báze+1	Error	Feature
Báze+2	Sector Count	Sector Count
Báze+3	LBA 0-7/24-31	LBA 0-7/24-31
Báze+4	LBA 8-15/32-39	LBA 8-15/32-39
Báze+5	LBA 16-23/40-47	LBA 16-23/40-47
Báze+6	Device/ LBA 24-27	Device/ LBA 24-27
Báze+7	Status	Command

Báze je typicky rovna 1F0h. V systémech s PCI sběrnici lze bázi nutno vyčíst v BAR registru v konfigurační prostoru ATA řadiče.

ATA příkazy

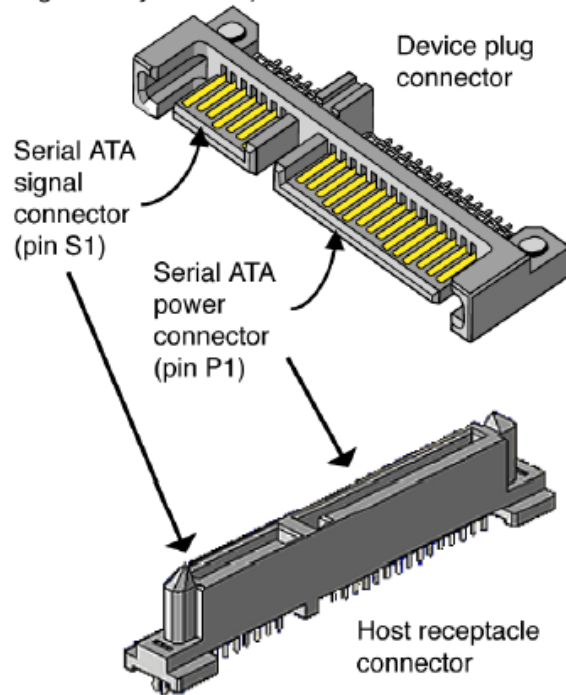
- READ SECTORS (20h)
 - Čtení sektorů v PIO módu
- READ DMA (C8h)
 - Čtení sektorů přes DMA
- WRITE SECTORS (30h)
 - Zápis sektorů
- WRITE DMA (CAh)
 - Zápis sektorů přes DMA

SATA III

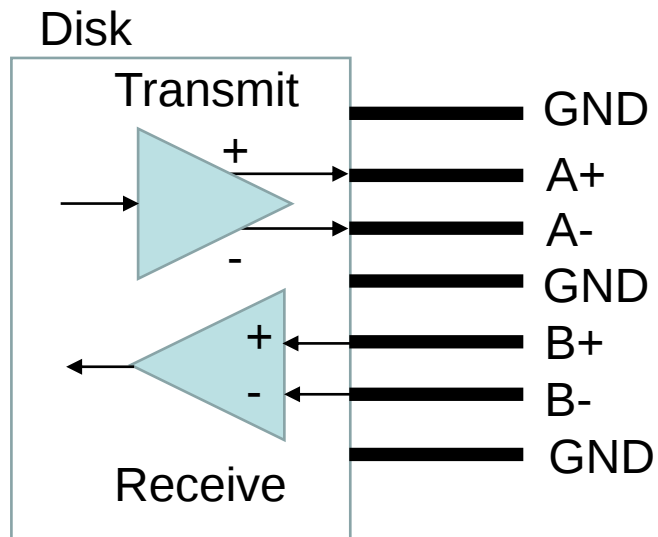
- Nástupce ATA rozhraní
- Sériové rozhraní
 - 2x diferenciální linka, full duplex
 - Přenosová rychlost 1.5, 3, 6 Gb/s
 - Kódování 8/10bits
- ATA příkazy
- Podpora pro hot-plug
- Port Multipliers – možnost napojení více disků na jeden port
- Port Selectors – možnost přístupu více hostů do jednoho portu/disku

SATA konektor

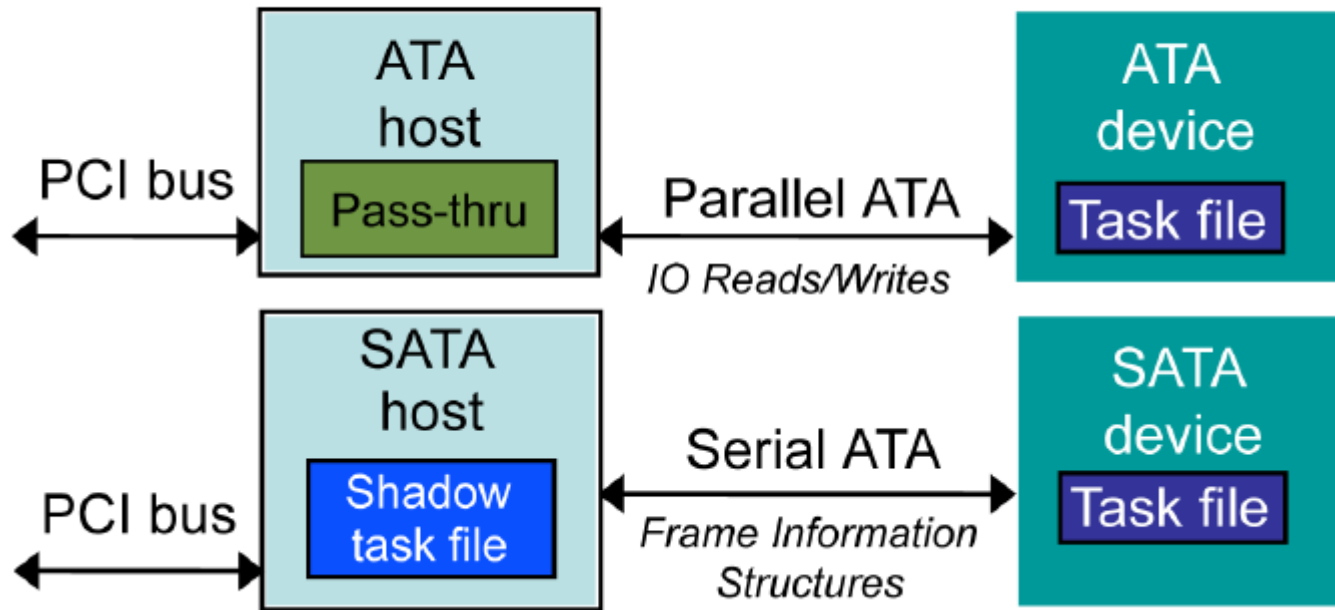
Appearance of Serial ATA Connectors
(Drawing courtesy of Molex)



Zdroj: SATA Storage Technology



ATA vs. SATA



Zdroj: SATA Storage Technology

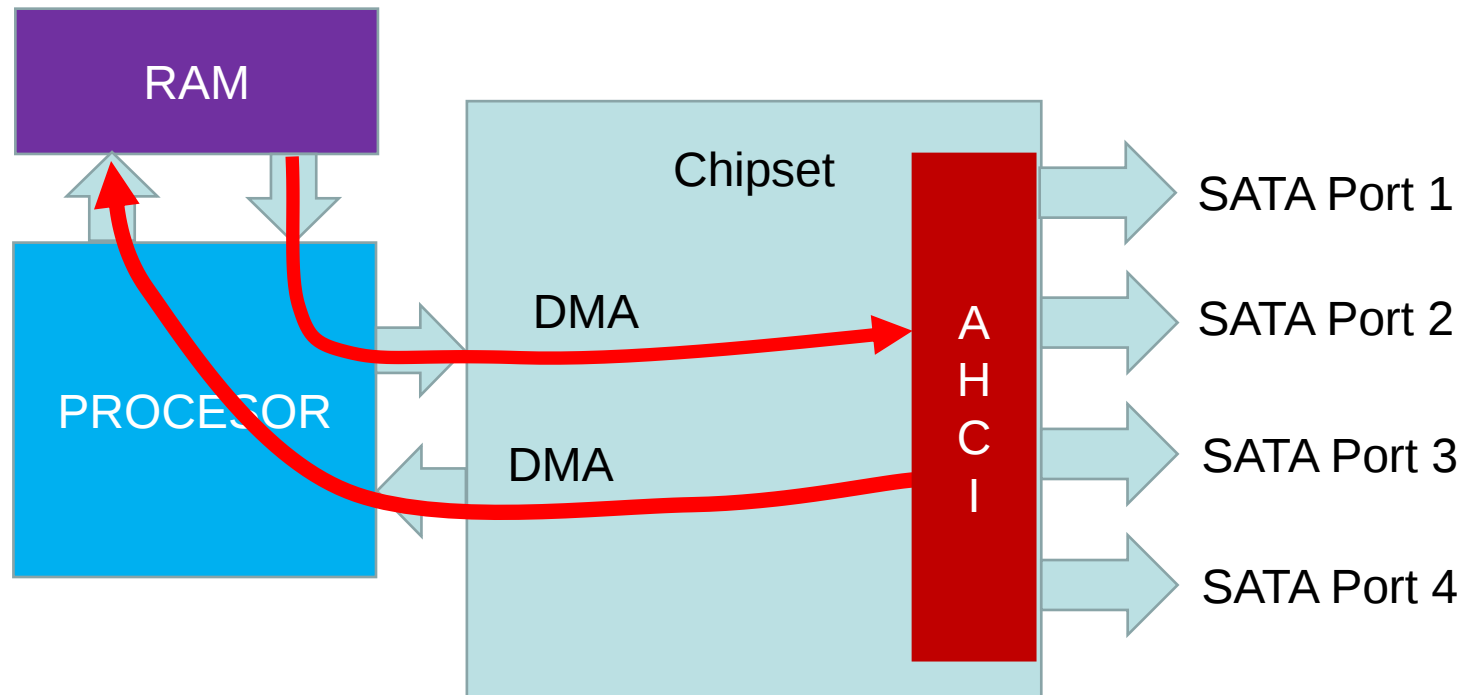
Frame Information Structure (FIS)

- Datové struktura, kterou se přenáší
 - ATA registry z řadiče do disku
 - ATA registry z disku do řadiče
 - Data
 - Další informace např. pro zajištění DMA přenosů
- FIS má různé formáty

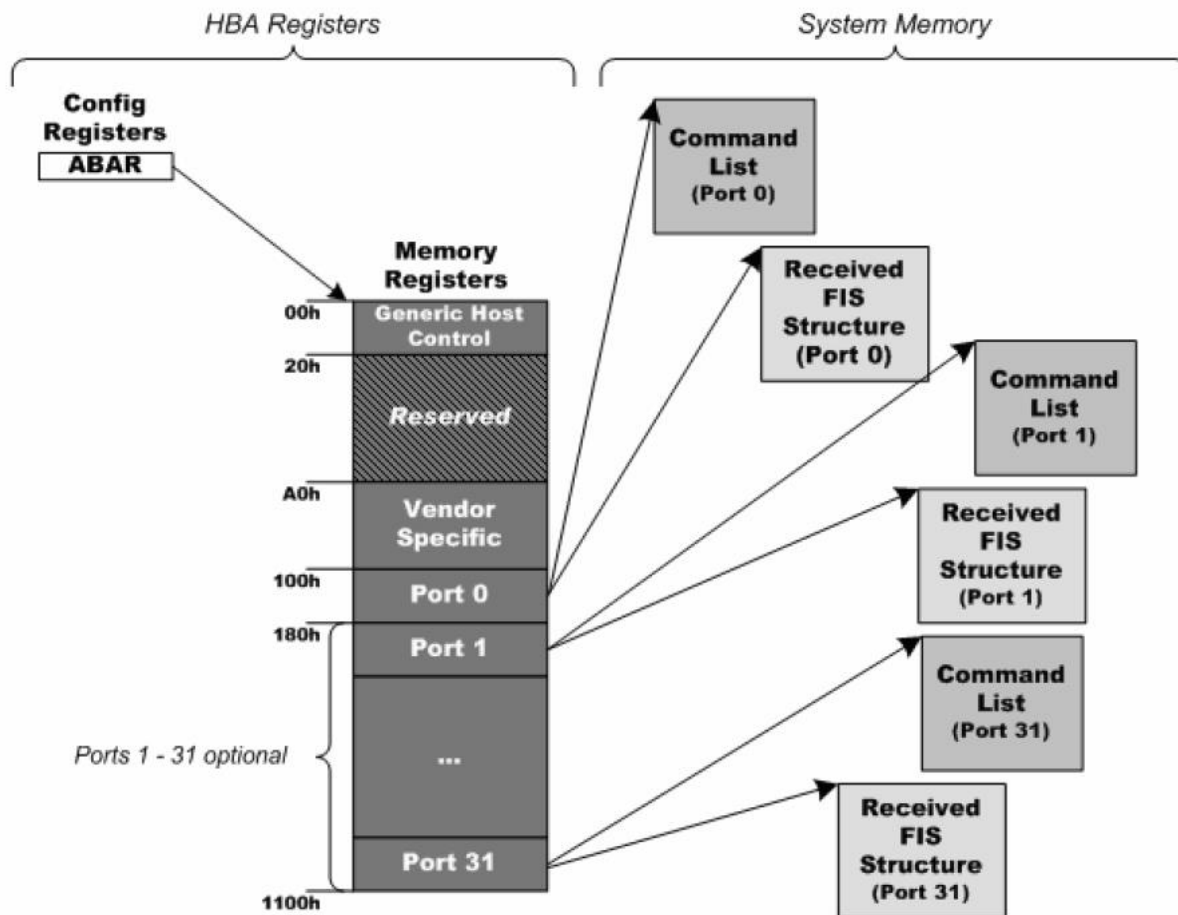
FIS pro přenos stínových registrů

Drive to host	Host to drive
ID(34h)	ID(27h)
Error	Feature
Sector Count	Sector Count
LBA 0-7/24-31	LBA 0-7/24-31
LBA 8-15/32-39	LBA 8-15/32-39
LBA 16-23/40-47	LBA 16-23/40-47
Device/ LBA 24-27	Device/ LBA 24-27
Status	Command

AHCI (Advanced Host Controller Interface)

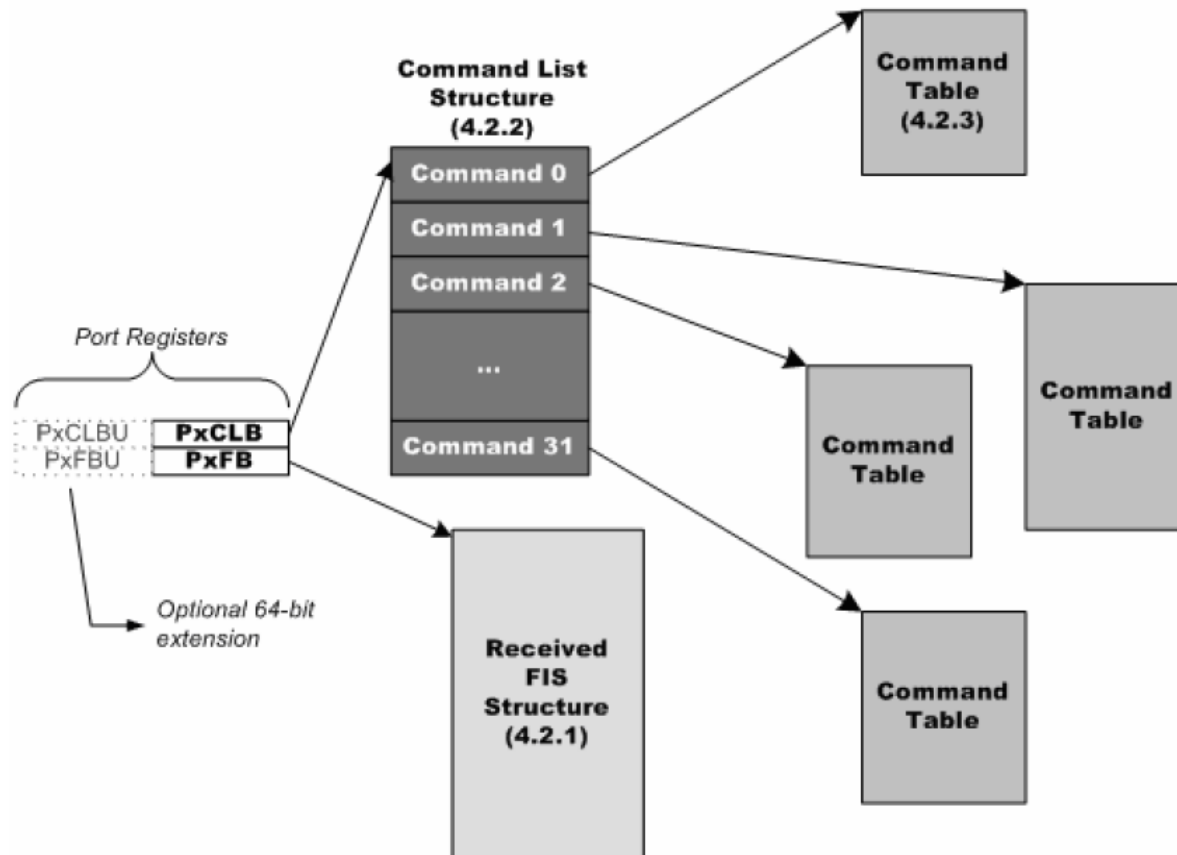


Hlavní paměťově mapovaná struktura



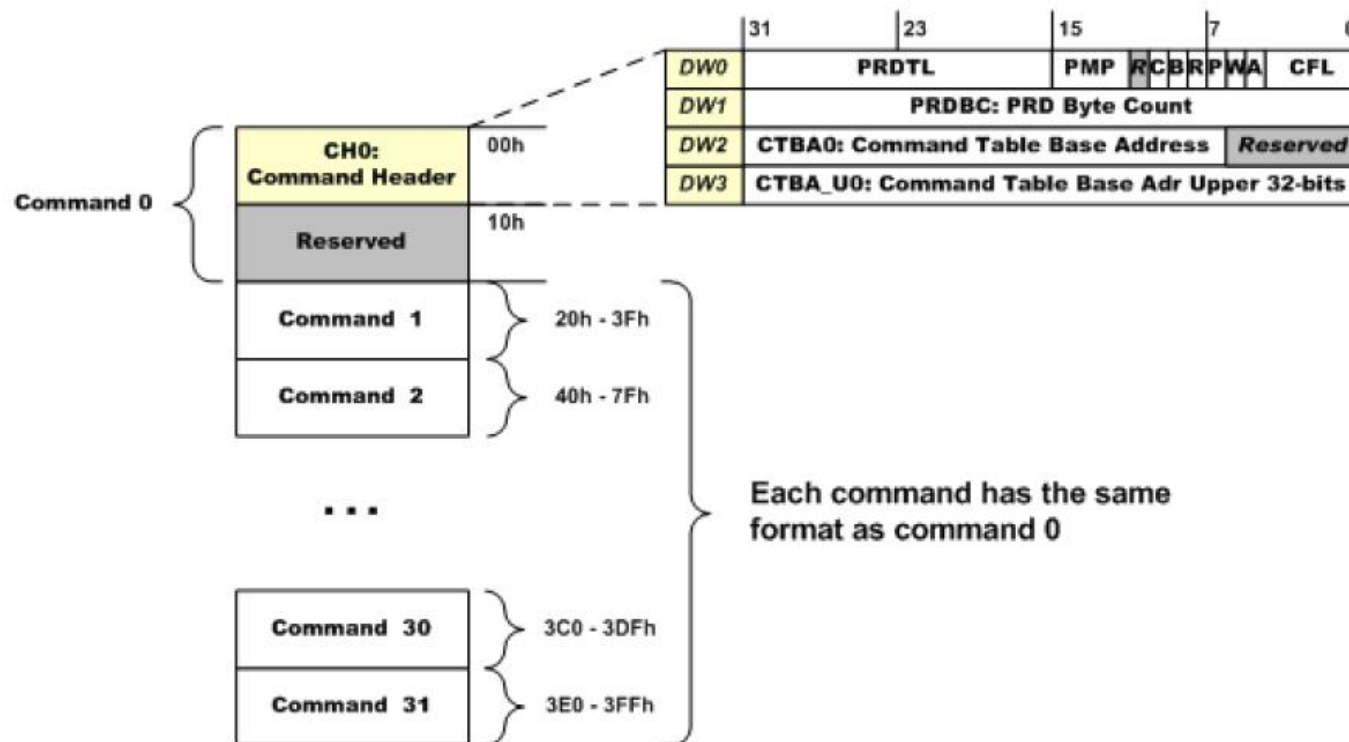
Zdroj: Serial ATA Advanced Host Controller Interface (AHCI) Revision 1.0

Seznam příkazů



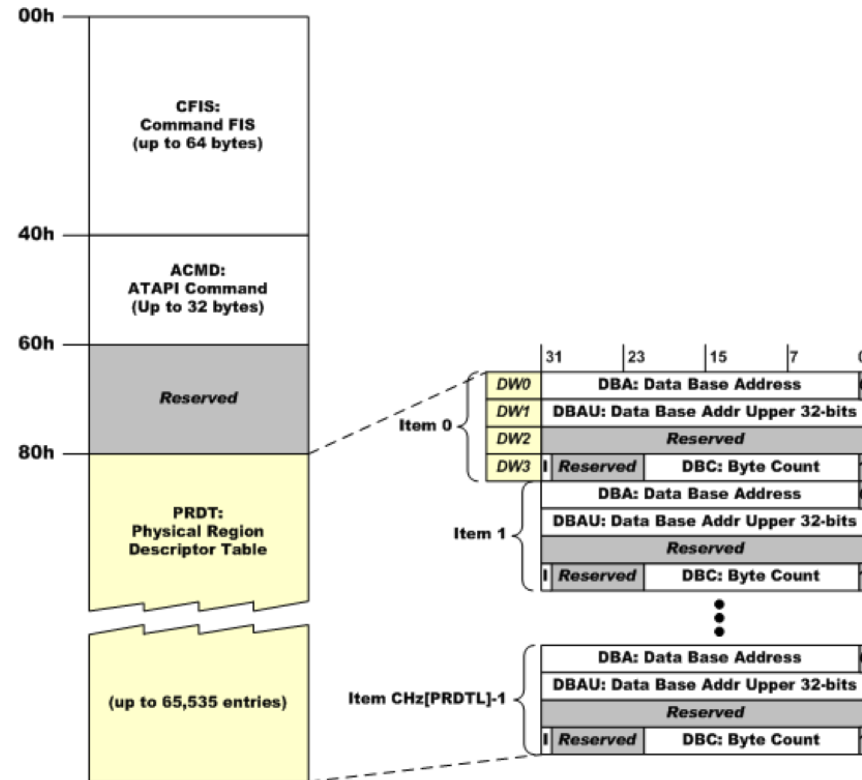
Zdroj: Serial ATA Advanced Host Controller Interface (AHCI) Revision 1.0

Příkazy



Zdroj: Serial ATA Advanced Host Controller Interface (AHCI) Revision 1.0

Tabulka příkazů



Zdroj: Serial ATA Advanced Host Controller Interface (AHCI) Revision 1.0

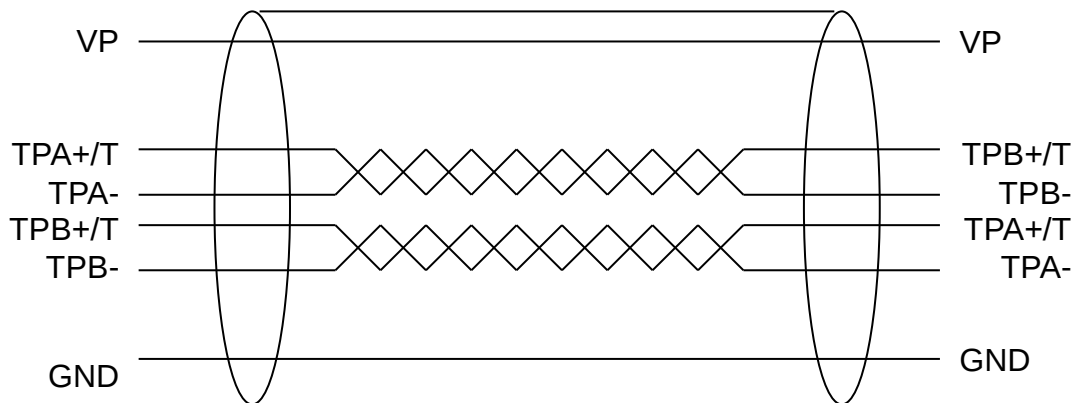
IEEE1394 FireWire

- Vysokorychlostní standardizovaná sběrnice
- Standard IEEE1394 přijat v roce 1995
- Rychlost přenosu 100 (S100), 200 (S200), 400 Mb/s (S400), 800 Mb/s S(800), 1600 Mb/s S(1600), 3200 Mb/s (S3200)
- Sběrnice typu peer-to-peer
- Asynchronní a izochronní přenosy dat
- Vhodná pro přenos audio i video dat

Aplikační oblasti

- Rozhraní počítačů Apple
- Rozhraní řady notebooků
- Připojení pro zařízení typu
 - DVD/CD, externí disky, CF čtečky
 - Fotoaparáty/kamery
 - Tiskárny/scannery
- Síť přes FireWire

Propojovací kabel FireWire



Kabel obsahuje dva kroucené překřížené páry pro přenos dat a dva napájecí vodiče (VP a GND). VP je v rozsahu 8-30V, 1,5A.

Typy přenosů

- Asynchronní
 - garantují doručení (při nedoručení se pokus o doručení opakuje)
- Izochronní
 - Garantují šířku pásma a zpoždění
 - Maximálně 64 izochronních kanálů
 - Zařízení naslouchají na všech kanálech a přebírají pouze data na požadovaných kanálech

Protokol IEEE1394

- Fyzická vrstva
 - Zajišťuje arbitráž
 - Zajišťuje serializaci a deserializaci dat
- Linková vrstva
 - Zajišťuje formování, vysílání a přijímání datových paketů
 - Zajišťuje potvrzování
- Transakční vrstva
 - Implementuje protokol request/response dle IEEE1212

IEEE1212

- FireWire implementuje transakční vrstvu dle IEEE1212
- IEEE1212 definuje architekturu paměťově mapovaných mikropočítačových sběrnic.
- Základní adresovatelnou entitou je uzel (node).
- Adresa uzlu má 64 bitů, z toho 16 bitů je identifikátor uzlu (ID node), 48 méně významných bitů je adresa do adresového prostoru uzlu. Adresní prostor uzlu obsahuje konfigurační ROM, kde jsou uloženy informace o uzlu ve standardizovaných datových strukturách.
- IEEE1212 definuje transakce
 - čtení/zápis (žádost)
 - Zamykací transakce
 - Status dokončení (potvrzení)

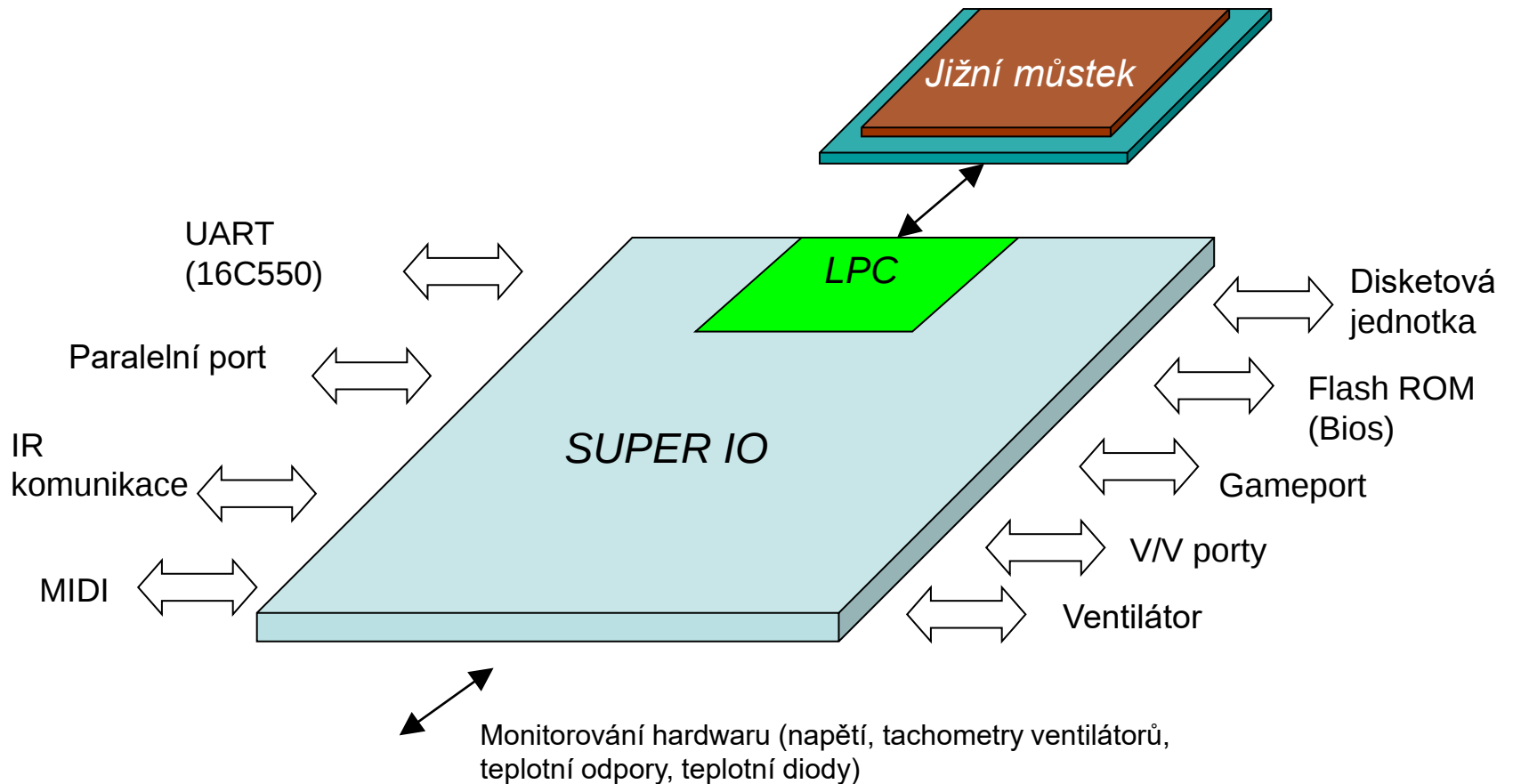
Protokol SBP-2

- SBP-2 (Serial Bus Protocol) slouží k transportu SCSI příkazů a dat přes rozhraní IEEE1394 (FireWire)
- Definuje obálku pro uložení SCSI příkazového bloku, stavového bloku a pro přenos dat (obdoba CBW a CSW u Mass Storage zařízení u USB)
- Je nadstavbou nad IEEE1212

Sběrnice LPC

- Sběrnice propojující CPU a zařízení nevyžadující vysokou datovou propustnost, a která byla dříve připojena přes sběrnici ISA
 - Boot ROM
 - Sériové porty
 - Řadič FD
 - Parallel port
- Typicky propojuje jižní můstek s tzv. SuperIO čipem (IT8705)
- Má pouze 7 signálů celkem, data jsou 4 bitová, adresa a data jsou multiplexovány
- Synchronní sběrnice

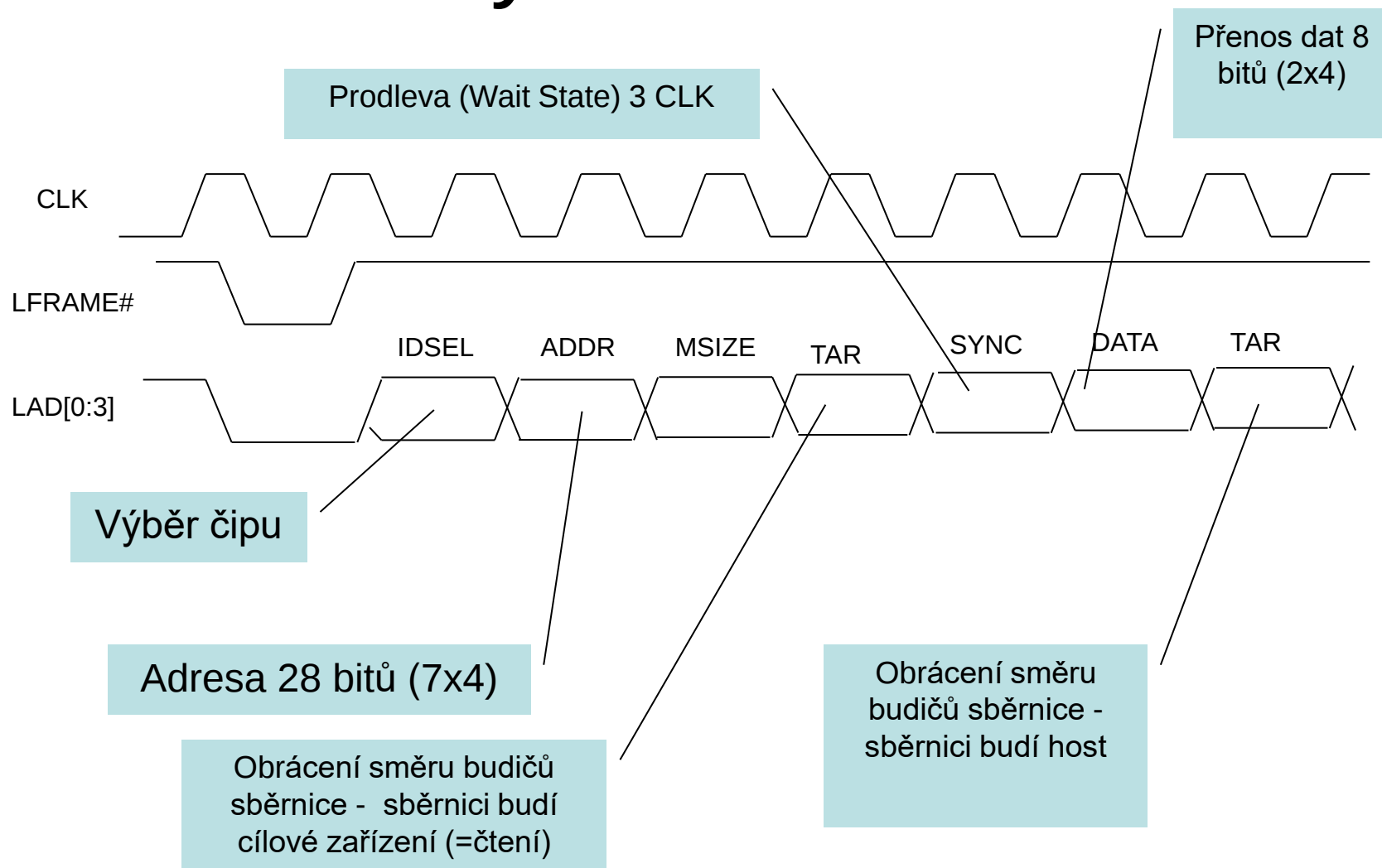
SuperIO



LPC signály

- LAD[0:3] – multiplexovaná adresa/data
- LFRAME# - začátek transakčního rámce
- LRESET# - reset signál
- LCLK – hodinový signál
- Nepovinné
 - LDRQ# - žádost o DMA nebo Bus Master požadavek
 - SERIRQ – žádost o přerušení
 - CLKRUN# - požadavek na spuštění/zastavení hodin (pro mobilní zařízení)
 - LPME# - probuzení z režimu nízké spotřeby

LPC cyklus – čtení Flash



LPC cyklus – zápis Flash

